

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-110045

(43)公開日 平成5年(1993)4月30日

(51)Int.Cl.⁵

識別記号

庁内整理番号

FI

技術表示箇所

H01L 27/14

7210-4M

H01L 27/14

D

審査請求 未請求 請求項の数2(全4頁)

(21)出願番号

特願平3-293893

(22)出願日

平成3年(1991)10月15日

(71)出願人 000001007

キャノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 高橋 秀和

東京都大田区下丸子3丁目30番2号 キャ
ノン株式会社内

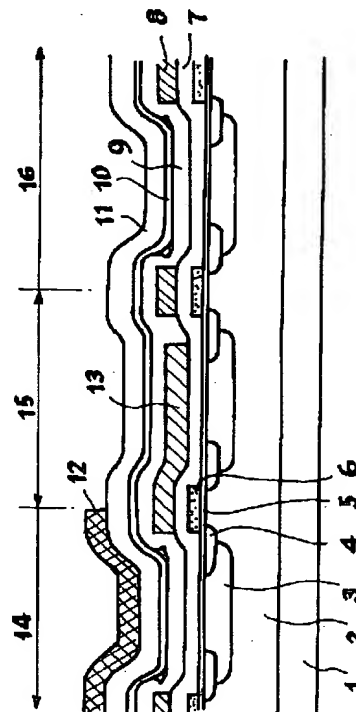
(74)代理人 弁理士 山下 稔平

(54)【発明の名称】 光電変換装置

(57)【要約】

【構成】 半導体基板の表面上に、少なくとも第1および第2の金属層が設けられ、第2の金属層は第1の金属層上の絶縁膜上にあり、有効画素に隣接する遮光画素は第1または第2の金属層により遮光し、他の遮光画素は第2の金属層上の絶縁膜上に形成した第3の金属層により遮光した光電変換装置。

【効果】 OB画素への光漏れやクロストークを防止し、光電変換装置の表面段差を軽減するとともに、暗時において、OB画素と有効画素との出力差を低減する。



【特許請求の範囲】

【請求項1】 半導体基板に有効画素部と遮光画素部とを設けた光電変換装置において、前記半導体基板の表面上に、少なくとも第1および第2の金属層が設けられ、第2の金属層は第1の金属層上の絶縁膜上にあり、有効画素に隣接する遮光画素は第1または第2の金属層により遮光し、他の遮光画素は第2の金属層上の絶縁膜上に形成した第3の金属層により遮光したことを特徴とする光電変換装置。

【請求項2】 第3の金属層と第2の金属層との間の絶縁膜にスルーホールを開け、このスルーホール中に金属を埋め込んだことを特徴とする請求項1に記載の光電変換装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、遮光層を有する光電変換装置に関するものである。

【0002】

【従来の技術】従来のBASISエリアセンサの断面図を図7に示す。1は半導体基板、2はエピタキシャル層、3は光電変換領域であるベース層、4はMOS-Trのソース、ドレイン領域である高濃度半導体層、5はゲート酸化膜、6はMOS-TrのゲートであるポリSi電極、7は層間絶縁膜1、8は配線であるAl層、9は第2の層間絶縁膜、10は第3の層間絶縁膜、11は表面保護膜、17は遮光層であるAl膜である。Alは遮光性に優れ、また、低抵抗な材料であるため、配線としても遮光層としても用いることができる。

【0003】ベース領域およびベースコレクタ間の空乏層において、入射光により発生した正孔がベースに蓄積されるに従いベース電位は上昇する。この正孔による信号 V_p は次式で表わされる。

$$【0004】 V_p = A_E \cdot i_p \cdot t_s / C_B$$

ここで i_p は光電流密度、 t_s は蓄積時間、 C_B はベース容量、 A_E は開口面積である。

【0005】オプティカルブラック(OB)画素上は遮光層で覆われているため、ベースには光が入射せず、ベース電位は光量によらず一定となり、OB画素の出力は基準電位として用いられる。

【0006】

【発明が解決しようとしている課題】しかしながら上記従来例では、OB画素への有効画素からの光漏れやクロストークにより、光照射時にOB画素出力が変動してしまう欠点があった。

【0007】また、遮光層がベースに近い位置にあるため、OB画素のベース容量が増加し、有効画素との暗時出力差が大きくなる欠点があった。

【0008】

【課題を解決するための手段】本発明によれば、半導体基板に有効画素部と遮光画素部とを設けた光電変換装置

において、前記半導体基板の表面上に、少なくとも第1および第2の金属層が設けられ、第2の金属層は第1の金属層上の絶縁膜上にあり、有効画素に隣接する遮光画素は第1または第2の金属層により遮光し、他の遮光画素は第2の金属層上の絶縁膜上に形成した第3の金属層により遮光したことを特徴とする光電変換装置が提供される。

【0009】すなわち本発明は、遮光画素部を第3の金属層で遮光し、有効画素に隣接する遮光画素の最低1画素を第1または第2の金属層で遮光することにより、

(1) OB画素への光漏れやクロストークを防止、(2) OB画素への遮光層による寄生容量の低減、(3) センサ表面形状の段差軽減、を可能としたものである。

【0010】

【実施例】図1は本発明の特徴を最もよく表わす図面であり、図において符号1は半導体基板、2はエピタキシャル層、3は光電変換領域であるベース層、4はMOS-Trのソース、ドレイン領域である高濃度半導体層、5はゲート酸化膜、6はMOSトランジスタのゲートであるポリシリコン電極、7は第1の層間絶縁膜、8は配線であるAl層、9は第2の層間絶縁膜、10は第3の層間絶縁膜、11は表面保護膜、12は遮光層であるAl膜である。14は遮光膜12で遮光されたオプティカルブラック(OB)画素、15は第1の配線層8(Al)で遮光されたOB画素(以下「ダミー画素」と記す)、16は光電変換が行われる有効画素である。

【0011】ダミー画素15の出力信号は実際には用いられず、OB画素14の出力信号(V_{OB})が基準電位となり、有効画素16の出力信号(V_E)との電位差が光出力信号(V_p)として用いられる。($V_p = V_E - V_{OB}$) OB画素14の遮光層12は表面保護膜11の上部に形成されており、センサベース領域3から十分離れた位置にあるので遮光層によるベースへの寄生容量は十分小さくなる。

【0012】従って有効画素とOB画素のベース容量はほとんど同じ大きさとなるため、暗時でのOB画素し有効画素の出力差を小さくできた。また、OB画素に隣接してAlで遮光したダミー画素が形成されているので、OB画素14への光漏れやクロストークが無くなり、OB出力 V_{OB} は光の強度に依存せずに一定となった。センサの断面形状も従来よりも段差がゆるやかになるため、カラーフィルタを上部に形成する場合、膜厚の均一性を向上させることが可能となった。

【0013】遮光層12や配線層8はAl以外にW, Mo, Ti, Al-Si, Al-Si-Cu, Al-Cu等の遮光性の高い配線材料の使用が可能である。

【0014】また、上記の構造の光電変換装置以外にも、CCD, MOS型光電変換装置等の遮光画素への適用も可能である。

【0015】つぎに本発明の第2の実施例について図2

3

を用いて説明する。図2は本発明の第2実施例の光電変換装置の断面図である。図1と同一または対応部分は同一符号を付け、その説明は省略する。前述の第1の実施例では最上部の遮光層はOB画素上のみに形成していたが、この第2の実施例では、ダミー画素15の最上部まで延長して形成している。この構成の場合、第1の実施例よりも段差を軽減できる。

【0016】図3は本発明の第3の実施例の光電変換装置の断面図である。図1と同一または対応部分は同一符号を付け、その説明は省略する。図3において17は第2の配線層であり遮光性も兼ねている金属配線層A12である。第1の実施例と第2の実施例では、ダミー画素の遮光を第1の配線層A11で遮光しているが、この第3の実施例ではA12により遮光している。この場合も、第1の実施例と同様の効果がある。

【0017】図4は本発明の第4の実施例の光電変換装置の断面図である。図1と同一または対応部分は同一符号を付け説明は省略する。第1の実施例ではA11で遮光したダミー画素は1画素のみであるが、本実施例では、このダミー画素を複数画素設けたことを特徴とする。

【0018】本構成の場合、第1実施例よりもOB画素への光漏れやクロストークを更に減少させることができる。

【0019】図5は本発明の第5の実施例の光電変換装置の断面図である。第1～4図と同一または対応部分は同一符号を付け、その説明は省略する。本実施例では、A1で遮光したダミー画素を複数画素を設けたことを特徴とする。本構成の場合も、第4実施例と同様にOB画素への光漏れやクロストークを更に減少させることができる。

【0020】図6は本発明の第6の実施例の光電変換装置の断面図である。本実施例ではA13とA12間の絶縁膜にスルーホールを開けA13とA12を接合させているのが特徴である。このような構成の場合、光のA12とA13の多重反射によるOB画素への光の漏れ込みを完全に防止することができる。

【0021】

【発明の効果】以上説明したように本発明によれば、O

4

B画素を第3の金属層により遮光し、有効画素に隣接するOB画素を第1または第2の金属層により遮光することにより、(1) OB画素への光漏れやクロストークの防止、(2) 光電変換装置の表面段差の軽減、(3) 暗時において、OB画素と有効画素の出力差の低減、が可能となるという効果が得られる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の光電変換装置の断面図。

10 【図2】本発明の第2の実施例の光電変換装置の断面図。

【図3】本発明の第3の実施例の光電変換装置の断面図。

【図4】本発明の第4の実施例の光電変換装置の断面図。

【図5】本発明の第5の実施例の光電変換装置の断面図。

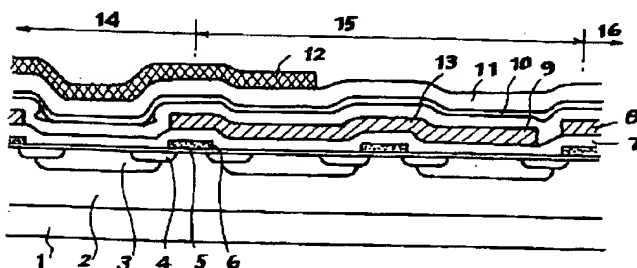
【図6】本発明の第6の実施例の光電変換装置の断面図。

20 【図7】従来の光電変換装置の断面図。

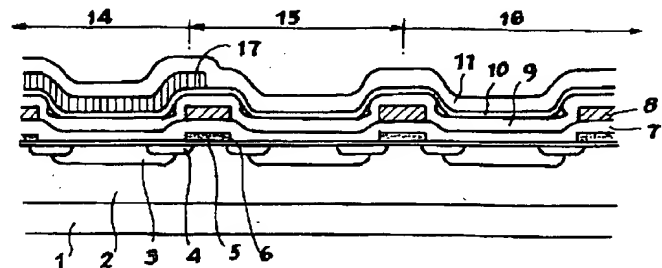
【符号の説明】

- | | |
|----|----------|
| 1 | 半導体基板 |
| 2 | エピタキシャル層 |
| 3 | ベース領域 |
| 4 | 高濃度半導体層 |
| 5 | ゲート絶縁膜 |
| 6 | ゲート電極 |
| 7 | 第1の層間絶縁膜 |
| 8 | 配線金属 |
| 9 | 第2の層間絶縁膜 |
| 10 | 第3の層間絶縁膜 |
| 11 | 表面保護膜 |
| 12 | 遮光層 |
| 13 | 配線金属 |
| 14 | OB画素 |
| 15 | ダミー画素 |
| 16 | 有効画素 |
| 17 | 配線層 |
| 18 | スルーホール |

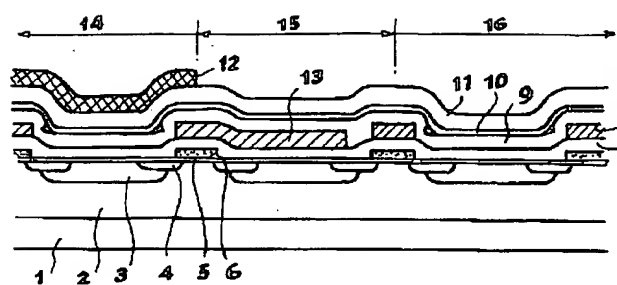
【図4】



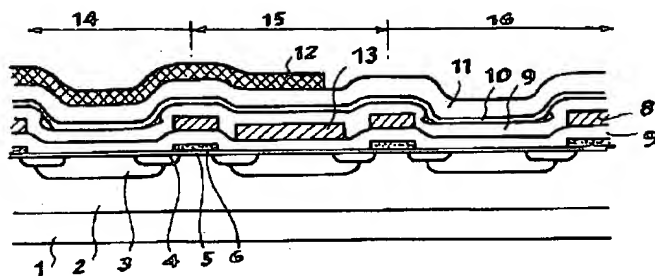
【図7】



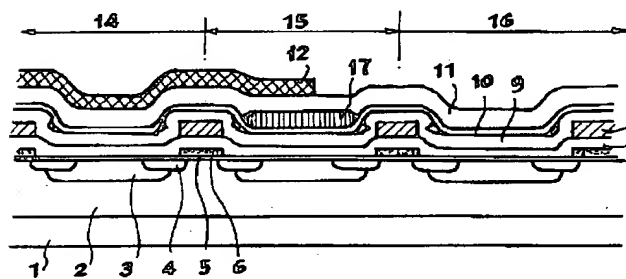
【図1】



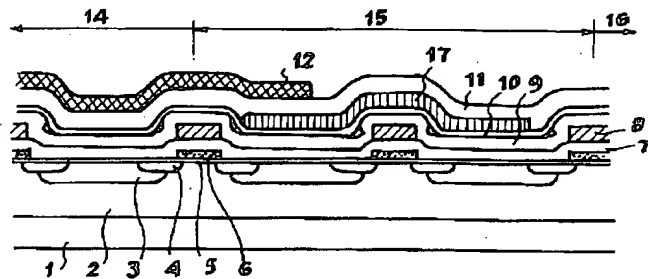
【図2】



【図3】



【図5】



【図6】

